

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-77723

(P2001-77723A)

(43) 公開日 平成13年3月23日 (2001.3.23)

(51) Int. Cl. <sup>7</sup>	識別記号	F I	キーワード (参考)
H 0 4 B	1/707	H 0 4 J 13/00	D 5 K 0 2 2
	7/26	H 0 4 B 7/26	X 5 K 0 6 7

審査請求 有 請求項の数 11 O L (全 8 頁)

(21) 出願番号 特願平11-251229

(22) 出願日 平成11年9月6日 (1999.9.6)

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 田口 元康

東京都港区芝五丁目7番1号 日本電気株式会社内

(74) 代理人 100081710

弁理士 福山 正博

Fターム (参考) 5K022 EE02 EE32 EE35

5K067 AA43 CC10 CC24 CC11 HH22

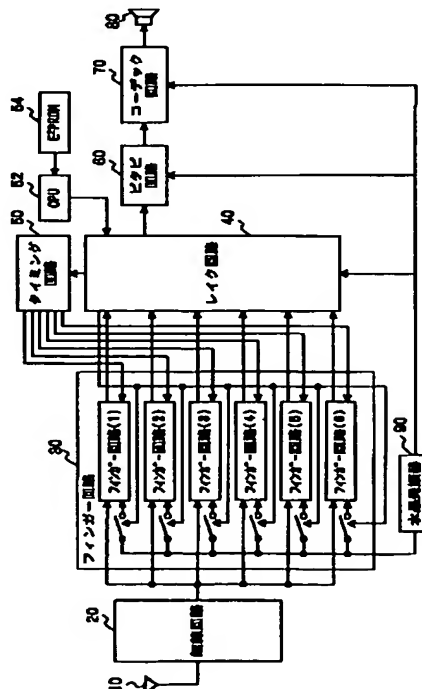
HH23

(54) 【発明の名称】 CDMA受信端末

(57) 【要約】

【課題】消費電力を低減することが可能であるCDMA受信端末を提供する。

【解決手段】複数の伝搬経路からの信号を受信している際に、レイク回路40により各伝搬経路からの受信信号の電界レベルの強弱を判定し、電界レベルの低い伝搬経路からの信号を受信している回路の動作クロックの供給を一定時間停止するレベル判定回路45を設け、回路動作を停止させて消費電力を低減する。



## 【特許請求の範囲】

【請求項1】アンテナに接続された無線回路からの受信信号と既知信号との相関をとり、相関後の受信信号を出力するフィンガー回路と、該フィンガー回路の出力を合成しレベル測定するレイク回路とを含むCDMA受信端末において、

前記レイク回路は、前記フィンガー回路からの相関後の受信信号と予め設定された閾値とに基づき電界レベルを判定するレベル判定回路を備え、このレベル判定結果に応じて所定回路の動作を制限することを特徴とするCDMA受信端末。

【請求項2】前記レベル判定回路の判定結果に基づき、前記フィンガー回路への動作クロックの供給を停止することにより消費電力を低減することを特徴とする請求項1のCDMA受信端末。

【請求項3】前記レベル判定回路の判定結果に基づき、前記フィンガー回路のタイミング回路への動作クロックの供給を停止することを特徴とする請求項1のCDMA受信端末。

【請求項4】一定時間経過後は、前記所定の動作を停止させることを特徴とする請求項1のCDMA受信端末。

【請求項5】一定時間経過後は、前記フィンガー回路への動作クロックの供給の停止または前記フィンガー回路のタイミング回路への動作クロックの供給の停止を再開させることを特徴とする請求項1のCDMA受信端末。

【請求項6】前記閾値は、予めメモリに記憶されていることを特徴とする請求項1のCDMA受信端末。

【請求項7】前記メモリはE<sup>2</sup> PROMであり、CPU制御下で前記レイク回路に供給されることを特徴とする請求項4のCDMA受信端末。

【請求項8】前記フィンガー回路は、前記無線回路から出力された出力信号のデータと既知の信号のデータとの相関をとり、シンボル単位のデータに復調して前記レイク回路へ出力することを特徴とする請求項1に記載のCDMA受信端末。

【請求項9】前記レベル測定は、1フレーム内のパイロットシンボル部の電力値をスロット毎に算出し、その結果を1フレーム分加算して行うことを特徴とする請求項1に記載のCDMA受信端末。

【請求項10】前記フィンガー回路が複数個設けられ、各フィンガー回路の電界レベルのうち、最大レベルと、それ以外のレベルの差を求め、その差分と前記閾値との比較を行うことを特徴とする請求項1に記載のCDMA受信端末。

【請求項11】複数の伝搬経路から受信信号を受信CDMA受信端末において、各伝搬経路からの受信信号の電界レベルの強弱を判定し、電界レベルの低い伝搬経路からの信号を受信している回路系の動作クロックの供給を一定時間停止させて消費電力を低減することを特徴とするCDMA受信端末。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明はCDMA受信端末、特に消費電力が低減可能なCDMA方式の受信端末に関する。

## 【0002】

【従来の技術】図8に従来のCDMA (Code Division Multiple Access : 符号分割多元接続) 方式の受信端末 (ここではCDMA受信端末という) のブロック図を示す。このCDMA受信端末は、アンテナ110、無線回路120、複数のフィンガー回路 (図示の例では6個) を有するフィンガー回路130、合成回路及びレベル測定回路を有するレイク回路140、タイミング回路150、ビタビ回路160、コーデック回路170、スピーカ180及び水晶発振器190により構成される。

【0003】ここで、フィンガー回路130は、6個のフィンガー回路(1)～(6)を含み、無線回路120から出力される受信信号を用いて既知の信号との相関値を求め、相関後の受信信号をレイク回路140へ出力する。タイミング回路150は、フィンガー回路130が相関値を求めるタイミングを決定する。このタイミング回路150からの10ms毎のパルス信号をトリガにして相関値を求める。レイク回路140は、相関後の受信信号の合成及びレベル測定を行う。ビタビ回路160は、レイク回路140による合成後の受信信号の誤り訂正を行う。コーデック回路170は、この誤り訂正された受信信号を音声信号に変換してスピーカ180から音声出力する。また、水晶発振器190は、各部の動作クロックを発生する。

## 【0004】

【発明が解決しようとする課題】しかしながら、上述した従来技術にあつては、受信信号レベルの大きさに無関係にフィンガー回路130及びタイミング回路150が動作している為に、消費電力が増大する又は消費電力が大きいという問題があった。

【0005】従って、本発明の目的は、消費電力が低減されるCDMA受信端末を提供することである。

## 【0006】

【課題を解決するための手段】前述の課題を解決するため、本発明によるCDMA受信端末は、次のような特徴的な構成を採用している。

【0007】(1)アンテナに接続された無線回路からの受信信号と既知信号との相関をとり、相関後の受信信号を出力するフィンガー回路と、該フィンガー回路の出力を合成しレベル測定するレイク回路とを含むCDMA受信端末において、前記レイク回路は、前記フィンガー回路からの相関後の受信信号と予め設定された閾値とに基づき電界レベルを判定するレベル判定回路を備え、このレベル判定結果に応じて所定回路の動作を制限するCDMA受信端末。

【0008】(2) 前記レベル判定回路の判定結果に基づき、前記フィンガー回路への動作クロックの供給を停止することにより消費電力を低減する上記(1)のCDMA受信端末。

【0009】(3) 前記レベル判定回路の判定結果に基づき、前記フィンガー回路のタイミング回路への動作クロックの供給を停止する上記(1)のCDMA受信端末。

【0010】(4) 一定時間経過後は、前記所定の動作を停止させる上記(1)のCDMA受信端末。

【0011】(5) 一定時間経過後は、前記フィンガー回路への動作クロックの供給の停止または前記フィンガー回路のタイミング回路への動作クロックの供給の停止を再開させる上記(1)のCDMA受信端末。

【0012】(6) 前記閾値は、予めメモリに記憶されている上記(1)のCDMA受信端末。

【0013】(7) 前記メモリはE<sup>2</sup> PROMであり、CPU制御下で前記レイク回路に供給される上記(6)のCDMA受信端末。

【0014】(8) 前記フィンガー回路は、前記無線回路から出力された出力信号のデータと既知の信号のデータとの相関をとり、シンボル単位のデータに復調して前記レイク回路へ出力する上記(1)のCDMA受信端末。

【0015】(9) 前記レベル測定は、1フレーム内のパイロットシンボル部の電力値をスロット毎に算出し、その結果を1フレーム分加算して行う上記(1)のCDMA受信端末。

【0016】(10) 前記フィンガー回路が複数個設けられ、各フィンガー回路の電界レベルのうち、最大レベルと、それ以外のレベルの差を求め、その差分と前記閾値との比較を行う上記(1)のCDMA受信端末。

【0017】(11) 複数の伝搬経路から受信信号を受信CDMA受信端末において、各伝搬経路からの受信信号の電界レベルの強弱を判定し、電界レベルの低い伝搬経路からの信号を受信している回路系の動作クロックの供給を一定時間停止させて消費電力を低減するCDMA受信端末。

【0018】

【発明の実施の形態】以下、本発明によるCDMA受信端末の好適実施形態例を添付図、特に図1を参照して詳細に説明する。

【0019】図1は、本発明によるCDMA受信端末の好適実施形態例のブロック図を示す。図2は、図1中のレイク回路の詳細ブロック図を示し、図3は、図1中におけるフィンガー回路の相関処理の概念図である。また、図4から図7は、本発明によるCDMA受信端末の動作説明図である。

【0020】本発明によるCDMA受信端末は、複数の伝搬経路から受信する際に、レイク回路、特にそのレベ

ル判定回路により、各伝搬経路からの受信信号の電界レベルの強弱を判定する。この判定結果を用い、電界レベルの低い伝搬経路からの信号を受信している回路の動作クロックの供給を一定時間止めることにより、回路を停止させて消費電力を低減する。

【0021】このCDMA受信端末は、図1に示す如く、アンテナ10、無線回路20、複数のフィンガー回路(1)～(6)を有するフィンガー回路30、レイク回路40、タイミング回路50、ビタビ回路60、コーデック回路70、スピーカ80、水晶発振器90に加えてCPU52及びメモリ(E<sup>2</sup> PROM)54を有する。

【0022】また、図2に示す如く、レイク回路40は、メイン合成回路41、サブ合成回路42、レベル測定回路43、パスレベル判定回路44、レベル判定回路45及びパス選択回路46を有する。更に、フィンガー回路30の各フィンガー回路は、受信信号と既知データの積算回路31、バッファ(メモリ)33、積算回路31とバッファ33の出力を加算する加算回路32を有する。

【0023】フィンガー回路30の各回路(1)～(6)は、レイク回路40、無線回路20及びタイミング回路50に接続されている。そして、タイミング回路50から出力されるタイミングパルス信号をトリガとして、無線回路20から出力される受信信号を取込む。取込んだ受信信号は、既知データとの相関をとり、レイク回路40へ相関結果を通知する。タイミング回路50は、フィンガー回路30に接続され、10ms毎にフィンガー回路30の各回路(1)～(6)にタイミングパルス信号を出力する。CPU52は、レイク回路40に接続され、メモリ(E<sup>2</sup> PROM)54から読込んだ閾値データをレイク回路40に供給する。

【0024】ビタビ回路60は、レイク回路40で合成された受信信号の誤り訂正を行う。また、コーデック回路70は、ビタビ回路60で誤り訂正を行った後の受信信号を音声信号に変換してスピーカ80から音声の出力を行う。水晶発振器90は、各回路へ動作クロックを供給する。メモリ(E<sup>2</sup> PROM)54は、レイク回路40に設定される閾値データを保存(記憶)する電氣的に消去可能なプログラマブル読出専用メモリである。

【0025】次に、図2のレイク回路40について説明する。メイン(主)合成回路41は、フィンガー回路30から出力される相関結果の合成を行う。レベル測定回路43は、フィンガー回路30の相関結果から電界レベルを算出する。パスレベル判定回路44は、レベル測定回路43で算出された電界レベルが閾値を上回った場合に、該当するフィンガー回路からの受信信号をサブ(副)合成回路42へ出力しないようパス選択回路46に指示する。パス選択回路46は、パスレベル判定回路44で指定された制御信号に従って、サブ合成回路42へフィンガー回路30各回路(1)～(6)の受信信号

を出力する。

【0026】サブ合成回路42は、バス選択回路46から出力された各バスの合成を行い、レベル判定回路45へ出力する。レベル判定回路45は、メイン合成回路41とサブ合成回路42からの出力結果を比較する。その結果、ある一定値以上の差がある場合に、フィンガー回路30への動作クロックの供給を停止させる制御信号を発生する。

【0027】通常、複数の伝搬経路からの信号を受ける際に、受信伝搬経路の数及び各伝搬経路での受信信号レベルに応じてフィンガー回路30を動作させる。このとき、フィンガー回路30は、無線回路20から出力される信号と既知の信号との相関をとり、相関後の受信信号をレイク回路40へ出力する。レイク回路40では、フィンガー回路30の各回路(1)～(6)から出力される相関後の受信信号の合成を行う。この合成信号は、ビタビ回路60へ出力され、誤り訂正し、コーデック回路70で音声信号に変換してスピーカ80から音声を出力する。また、レイク回路40は、フィンガー回路30の各回路(1)～(6)からの相関関係の受信信号レベルを測し、この測定値に基づき他の回路に制御信号を出力する。

【0028】本発明によるCDMA受信端末では、レイク回路40にレベル判定回路45を設けている。このレベル判定回路45により、フィンガー回路30の各回路(1)～(6)から出力される相関後の受信信号のレベルと閾値とを比較する。受信信号レベルが閾値を上回った場合には、フィンガー回路30の該当する回路に対し一定時間クロックの供給を停止させる制御信号を発生する。また、レイク回路40は、一定時間経過後、再度動作クロックを停止させていたフィンガー回路30を復帰させ、レベル判定を行う機能をも有する。

【0029】フィンガー回路30は、無線回路20から出力された出力信号と既知の信号との相関をとり、相関後の受信信号を出力する(図5のステップS1)。図4にフィンガー回路30の動作を示す。フィンガー回路30は、タイミング回路50から出力される10ms毎のバース信号をトリガにして受信信号を取込む(図4のT0)。このとき、既知データと、この取込んだデータとの相関をとり(図4のT1)、シンボル単位のデータに復調し、レイク回路40へ出力する(図4のT2)。また、図3の概念図に示す如く、フィンガー回路30は、既知データと取込みデータを積算回路31で掛算を61ns単位で行う。この掛け合わされたデータをシンボル加算回路32でバッファ33のデータと加算する。この加算処理を1シンボル単位で行うことにより、I、Q信号それぞれの電力値を算出する。

【0030】次に、レベル測定回路43は、常時送信されるデータ部(パイロットシンボル)を使ってレベル測定を行う。図6に、1フレーム(10ms)内のパイロ

ットシンボル部とデータ部の内部構成を示す。パイロットシンボル部は、電力(レベル)算出対象部であり、このパイロットシンボル部とデータシンボル部各1つで0.625msのスロット単位を構成する。レベル測定回路43は、フィンガー回路30の各回路(1)～(6)毎にパイロットシンボル部の電力値をスロット毎に算出する。その結果を1フレーム分加算して、加算結果をバスレベル判定回路44へ出力する(図5のステップS2)。

【0031】バスレベル判定回路44は、フィンガー回路30の各回路(1)～(6)の電界レベルのうち、最大レベルと、それ以外のレベルの差を求め、その差分と閾値 $T_p$ の比較を行う(図5のステップS3)。この様子を図7に示す。仮に、上述した差分が閾値を上回った場合には、バスレベル判定回路44は、バス選択回路46に対して該当するフィンガー回路の受信信号がサブ合成回路42に出力されないように制御する(図5のステップS4)。換言すると、サブ合成回路42は、他のバスに対して一定以上のレベルがあるバスのみを合成し、レベル判定回路45へ出力する(図5のステップS5)。

【0032】図7は、横軸を時間、縦軸を信号レベルとし、フィンガー回路30の各回路(1)～(6)に対して動作クロックを入力している場合のバスレベル測定回路43によるバスレベル測定結果の例を示す。図7の例にあっては、最大レベルとなるバス4に対して閾値 $T_p$ 内に入るのはバス3と6であるから、この場合にはバス3、4及び6がサブ合成回路42による合成対象となる。

【0033】一方、メイン合成回路41は、フィンガー回路30の各回路(1)～(6)の全ての受信信号のレベルを合成してレベル判定回路45へ出力する(図5のステップS6)。次に、レベル判定回路45は、メイン(フル)合成回路41とサブ合成回路42との出力結果の差を算出する(図5のステップS7)。レベル判定回路45は、この算出された差が閾値 $T_g$ 以内か否かを判断する(図5のステップS8)。もし、この差が閾値 $T_g$ 以内であれば(Yes)、バスレベル判定回路44で選択したバスに対応するフィンガー回路の動作クロックを停止させても受信品質に影響はないと見なして、該当するフィンガー回路の動作クロックを停止させる制御信号を発生する(図5のステップS9)。

【0034】また、レベル判定回路45では、動作クロック停止中のフィンガー回路30の回路があるか検索する(図5のステップS10)。もし存在する場合には、該当するフィンガー回路に対してクロック停止の制御を行ってから一定時間以上経過したか否かを判断する(図5のステップS11)。動作停止してから一定時間以上が経過している場合には(Yes)、該当するフィンガー回路の動作を再開又は復帰させる(図5のステップS12)。尚、ステップS10及びS11でNoの場合、及び

ステップS12の後にはステップS1へ戻る。

【0035】次に、メイン合成回路41は、フィンガー回路30の各回路(1)～(6)から出力される相関後の受信信号の合成を行い、ビタビ回路60へ出力する。そこで、ビタビ回路60は、合成後の受信信号の誤り訂正を行い、コーデック回路70へ出力する。このコーデック回路70は、受信信号を音声信号に変換して、スピーカ80から音声を出力する。

【0036】尚、図1の実施形態例にあつては、フィンガー回路30の各回路(1)～(6)は、各々タイミング回路50からのタイミング制御パルス信号をトリガにして動作する。従つて、フィンガー回路30の各回路(1)～(6)から通知される相関結果が閾値を上回った場合には、該当するフィンガー回路への動作クロックを停止するのみではなく、該当するタイミング回路の動作クロックを一定時間停止させることも可能である。

【0037】以上、本発明のCDMA受信端末の好適実施形態例を説明したが、これは単なる例示にすぎず、特定用途に応じて種々の変形変更が可能であること勿論である。

【0038】

【発明の効果】上述の説明から理解される如く、本発明のCDMA受信端末によると、次の如き実用上の顕著な効果が得られる。

【0039】第1に、従来のCDMA受信端末に比して消費電力を低減することが可能である。その理由は、フィンガー回路の各回路から出力される受信信号の相関値が閾値を上回る場合、該当するフィンガー回路の動作クロックの供給を断つ為である。

【0040】第2に、従来のCDMA受信端末で使用するレイク回路に動作クロックを遮断する為のレベル判定回路を付加するのみであり、構成が簡単且つ安価に実現可能である。

【図面の簡単な説明】

【図1】本発明によるCDMA受信端末の好適実施形態例のブロック図である。

【図2】図1中のレイク回路の詳細構成を示すブロック図である。

【図3】図1中のフィンガー回路の動作概念図である。

【図4】図1のCDMA受信端末の動作説明用タイミングチャートである。

【図5】図1のCDMA受信端末の動作説明用フローチャートである。

【図6】受信信号の構成図である。

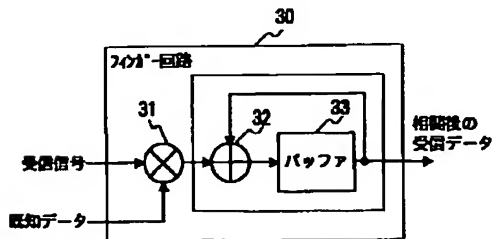
【図7】図1のCDMA受信端末のバス選択例を示す図である。

【図8】従来のCDMA受信端末の1例のブロック図である。

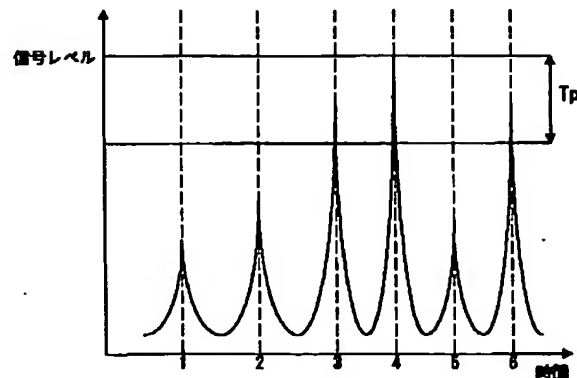
【符号の説明】

- 10 アンテナ
- 20 無線回路
- 30 フィンガー回路
- 40 レイク回路
- 41 メイン合成回路
- 42 サブ合成回路
- 43 レベル測定回路
- 44 バスレベル判定回路
- 45 レベル判定回路
- 46 バス選択回路
- 50 タイミング回路
- 52 CPU
- 54 メモリ(E<sup>2</sup> PROM)
- 60 ビタビ回路
- 70 コーデック回路
- 80 スピーカ
- 90 水晶発振器

【図3】



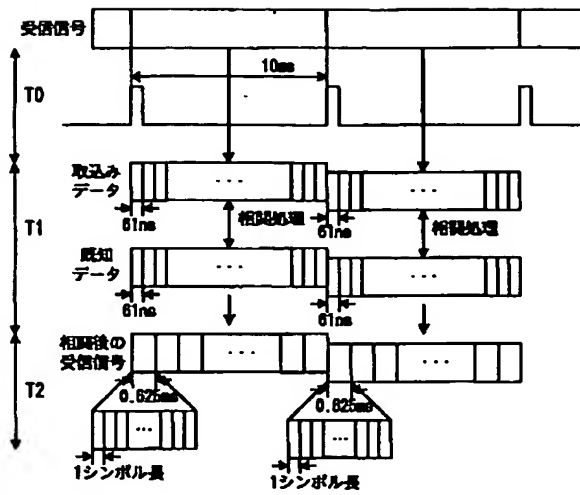
【図7】



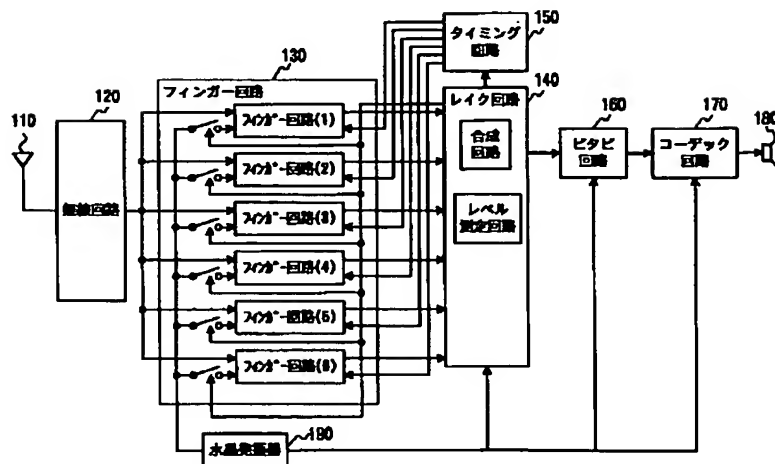
[illegible]

Figure 1 illustrates a data structure with alternating Pilot Symbol and Data Symbol sections. The structure is represented as a sequence of blocks: Pilot Symbol, Data Symbol, Pilot Symbol, Data Symbol, ..., Pilot Symbol, Data Symbol. A dimension line at the bottom indicates a total duration of 10.0ms. A bracket below the first two columns indicates a duration of 0.625ms (slot unit).

【図4】



【図8】



【図5】

